



Diplomanden- und Doktorandenseminar
des Instituts für Informatik

Eine Prozessorarchitektur für mehr Softwarezuverlässigkeit

Dipl.-Inf. Detlef Jantz, TU Clausthal

Da in immer größer werdenden Softwareprodukten viele Fehler versteckt sein können, wird die prinzipielle Zuverlässigkeit von Software sowie das prinzipielle Vermeiden von Softwarefehlern immer wichtiger. Ein manuelles Durchtesten und Fehlersuchen ist sehr aufwendig und gehört mit zum Zeitaufwendigsten an der Softwareentwicklung überhaupt. Die Hochrechnungen, was in letztlich nur stichprobenhaften Softwaretests an Aufwand verbraucht wird, sind gigantisch. Ohne eine genügende nachgewiesene Zuverlässigkeit von Software ist der Einsatz in kritischen Bereichen (z.B. Maschinensteuerungen) überhaupt fraglich und das Einsatzgebiet von Computertechnik an sich stark begrenzt.

Nun haben die Erfinder der Prozessormodelle aus den Anfangszeiten der Computertechnik nicht an heutige Komplexitäten gedacht und demzufolge auch nichts über das unmittelbar notwendige hinaus definiert, man war ja froh wenn man diese Grundfunktionen schon umsetzen konnte. Prinzipiell ist es aber möglich, in einen Prozessor eine weitergehende Unterstützung über die bekannten Erweiterungen hinaus für eine erhöhte Ausführungssicherheit einzubauen und damit im Endeffekt eine höhere Zuverlässigkeit zu erreichen. Wie dies mit dem hier an der TU Clausthal entwickelten PERM Prozessor funktionieren soll und welche Mechanismen helfen können, wird in diesem Vortrag gezeigt.

Donnerstag den 1. Juni 2006
13.00 Uhr in Raum 106